

技术文章

“单正向”栅驱动 IGBT 简化驱动电路

作者: Richard Francis, Peter Wood

目前，为了防止高 dV/dt 应用于桥式电路中的 IGBT 时产生瞬时集电极电流，设计人员一般会设计栅特性是需要负偏置栅驱动的 IGBT。然而提供负偏置增加了电路的复杂性，也很难使用高压集成电路（HVIC）栅驱动器，因为这些 IC 是专为接地操作而设计——与控制电路相同。因此，研发有高 dV/dt 能力的 IGBT 以用于“单正向”栅驱动器便最为理想了。这样的器件已经开发出来了。器件与负偏置栅驱动 IGBT 进行性能表现的比较测试，在高 dV/dt 条件下得出优越的测试结果。

为了理解 dV/dt 感生开通现象，我们必须考虑跟 IGBT 结构有关的电容。图 1 显示了三个主要的 IGBT 寄生电容。集电极到发射极电容 C_{CE} ，集电极到栅极电容 C_{GC} 和栅极到发射极电容 C_{GE} 。

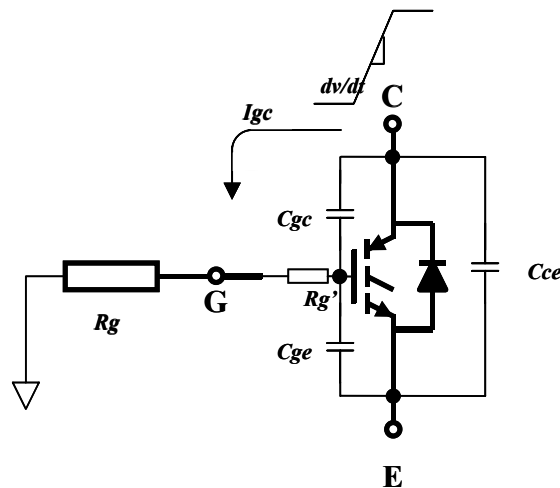


图 1 IGBT 器件的寄生电容

这些电容对桥式变换器设计是非常重要的，大部份的 IGBT 数据表中都给出这些参数：

输出电容， $C_{OES} = C_{CE} + C_{GC}$ (C_{GE} 短路)

输入电容， $C_{IES} = C_{GC} + C_{GE}$ (C_{CE} 短路)

反向传输电容， $C_{RES} = C_{GC}$

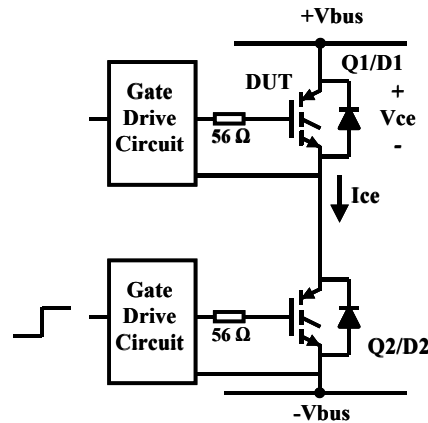


图 2 半桥电路

图 2 给出了用于多数变换器设计中的典型半桥电路。集电极到栅极电容 C_{GC} 和栅极到发射极电容 C_{GE} 组成了动态分压器。当高端 IGBT (Q2) 开通时，低端 IGBT (Q1) 的发射极上的 dV/dt 会在其栅极上产生正电压脉冲。对于任何 IGBT，脉冲的幅值与栅驱动电路阻抗和 dV/dt 的实际数值有直接关系。IGBT 本身的设计对减小 C_{GD} 和 C_{GS} 的比例非常重要，它可因此减小 dV/dt 感生电压幅值。

如果 dV/dt 感生电压峰值超过 IGBT 的阈值，Q1 产生集电极电流并产生很大的损耗，因为此时集电极到发射极的电压很高。

为了减小 dV/dt 感生电流和防止器件开通，可采取以下措施：

- 关断时采用栅极负偏置，可防止电压峰值超过 V_{th} ，但问题是驱动电路会更复杂。
- 减小 IGBT 的 C_{GC} 寄生电容和多晶硅电阻 R_g' 。
- 减小本征 JFET 的影响

图 3 给出了为反向偏置关断而设计的典型 IGBT 电容曲线。 C_{RES} 曲线（及其他曲线）表明一个特性，电容一直保持在较高水平，直到 V_{CE} 接近 15V，然后才下降到较低值。如果减小或消除这种“高原” (plateau) 特性， C_{RES} 的实际值就可以进一步减小。

这种现象是由 IGBT 内部的本征 JFET 引起的。如果 JFET 的影响可以最小化， C_{IES} 和 C_{OES} 可随着 V_{CE} 的提高而很快下降。这可能减小实际的 C_{RES} ，即减小 dV/dt 感生开通对 IGBT 的影响。

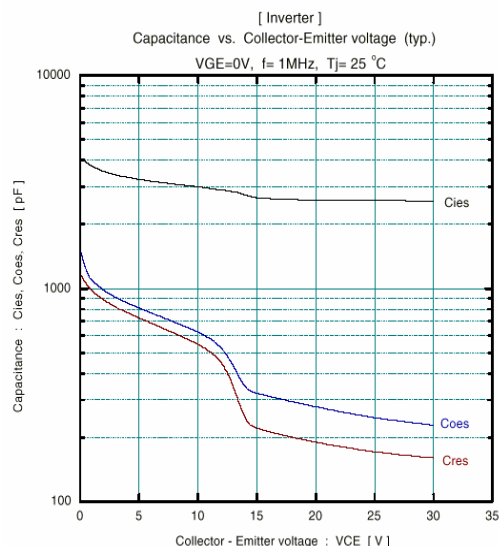


图 3 需负偏置关断的典型 IGBT 的寄生电容与 V_{CE} 的关系。

IRGP30B120KD-E 是一个备较小 C_{RES} 和经改良 JFET 的典型 IGBT。这是一个 1200V, 30A NPT IGBT。它是一个 Co-Pack 器件，与一个反并联超快软恢复二极管共同配置于 TO-247 封装。

设计人员可减小多晶体栅极宽度，降低本征 JFET 的影响，和使用元胞设计几何图形，从而达到以上的目标。

对两种 1200V NPT IGBT 进行比较：一种是其他公司的需负偏置关断的器件，一种是 IR 公司的 NPT 单正向栅驱动 IRGP30B120KD-E。测试结果表明其他公司的器件在源电阻为 56Ω 下驱动时， dV/dt 感生电流很大。

比较寄生电容的数据，IR 器件的三种电容也有减小：

- 输入电容， C_{IES} 减小 25%
- 输出电容， C_{OES} 减小 35%
- 反向传输电容， C_{RES} 减小 68%

@ $V_{CE}=0V$	C_{IES} (pF)	C_{OES} (pF)	C_{RES} (pF)
负偏置栅驱动 IGBT	4000	1400	1100
IRGP30B120KD-E	3000	900	350

图 4 寄生电容比较

图 5 显示出 IR 器件的减小电容与 V_{CE} 的关系，得出的平滑曲线是由于减小了 JFET 的影响。当 $V_{CE} = 0V$ 时，负偏置栅驱动器件的 C_{RES} 为 1100pF，IRGP30B120KD-E 只有 350pF，当 $V_{CE} = 30V$ 时，负偏置栅驱动器件的 C_{RES} 为 170pF，IRGP30B120KD-E 的 C_{RES} 为 78pF。很明显，IRGP30B120KD-E 具有非常低的 C_{RES} ，因此在相同的 dV/dt 条件下 dV/dt 感生电流将非常小。

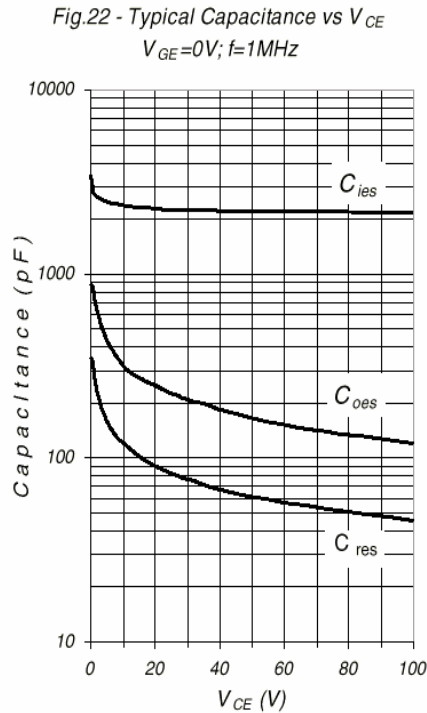


图 5 IRGP30B120KD-E 寄生电容与 V_{CE} 的关系

图 6 的电路用来比较测试两种器件的电路性能。两者的 dV/dt 感生电流波形也在相同的 dV/dt 值下得出。

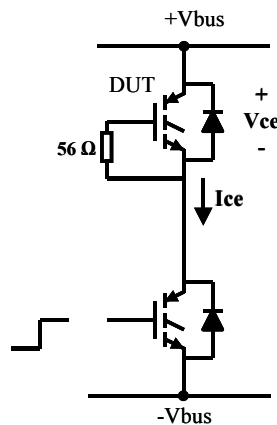


图 6 dV/dt 感生开通电流的测试电路

测试条件:

- 电压率, $dV/dt=3.0V/nsec$
- 直流电压, $V_{bus}=600V$
- 外部栅到发射极电阻 $R_g=56\Omega$
- 环境温度, $T_A=125^\circ C$

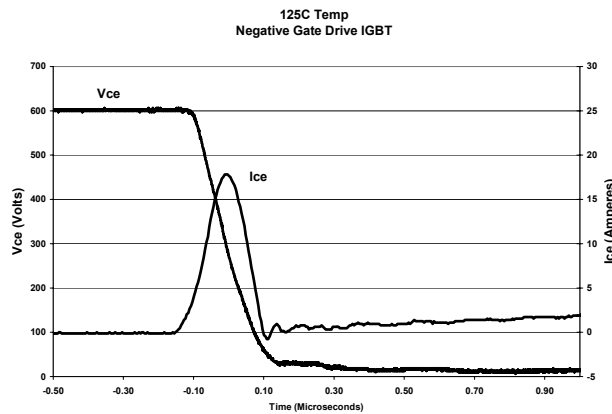


图 7 其他公司的 IGBT 的低端 IGBT 开关电压和 dV/dt 感生电流的 18A 峰值

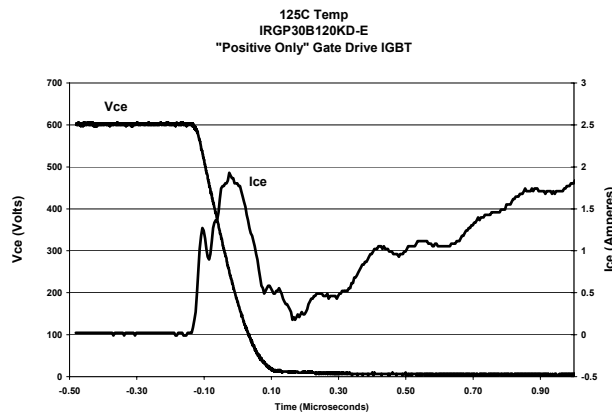


图 8 IRGP30B120KD-E IGBT 的低端 IGBT 开关电压和 dV/dt 感生电流的 1.9A 峰值

dV/dt 感生电流的减小清楚说明单正向栅驱动设计的优胜之处。但在这个测试中, Co-Pack 二极管电流的影响并没有完全计算在内。为了只显示出 IGBT 对整体电流的影响, 我们只利用相同的分立式反并联二极管再重复测试, 如图 9 中的 $I_{ce}(cntrl)$ 。

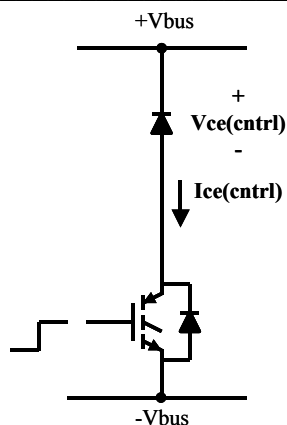


图 9 利用相同的分立式 Co-Pack 二极管产生的 dV/dt 感生电流

图 10 显示出在没有 IGBT 情况下，负偏置栅驱动器 IGBT 的 I_{CE} 电流。图 11 为 IRGP30B120KD-E 单正向栅驱动器的 I_{CE} 电流。两种情况下的电流都很低，分别为 1A 和 0.8A。

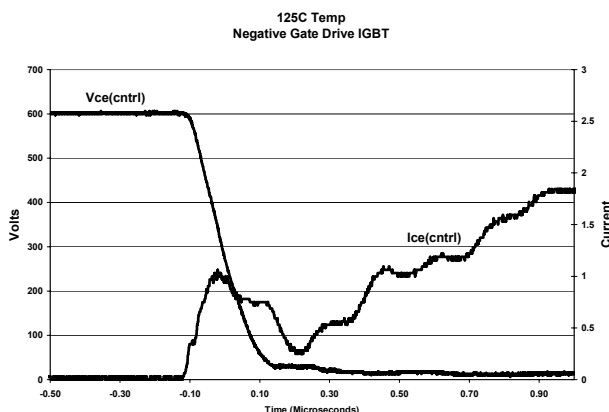


图 10 其他公司的 IGBT 的 Co-Pack 二极管内的低端 IGBT 的 V_{CE} 和 dV/dt 感生电流 1A 峰值

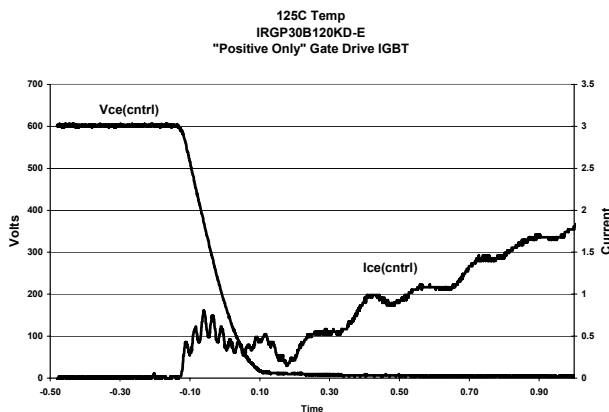


图 11 IRG30B120KD-E 的 Co-Pack 二极管内的低端 IGBT 的 V_{CE} 和 dV/dt 感生电流 0.8A 峰值

如果从整体 IGBT/二极管电流中减去图 10 和图 11 的二极管电流，结果是

$$I_{CE} \text{ (负偏置栅驱动 IGBT)} = 18 - 1 = 17A$$

$$I_{CE} \text{ (IRGP30B120KD-E)} = 1.9 - 0.8 = 0.8A$$

可见总的减小为 $17:0.8 = 21:1$

在相同的测试条件下，当栅电压是在 0V 或单正向栅驱动情况下，IRGP30B120KD 的电路性能显示 dV/dt 感生开通电流减小比例为 21:1。如果 IGBT 采用这种方式驱动，电流很小，对功耗的影响几乎可以忽略。

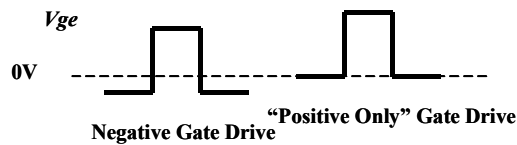


图 12 栅驱动波形

采用单正向栅驱动 IGBT 有下列好处：

- 不需要负偏置
- 驱动器电路成本更低
- 更高的栅抗噪声功能
- 更高的 dV/dt 耐受
- 与不能提供负偏置驱动的 IR 单片式栅驱动器兼容

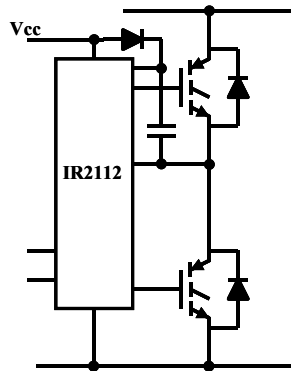


图 13 具有电平转换的栅驱动 IC 电路

上述设计对 PT 和 NPT IGBT 同样有效。

结论：

单正向栅驱动 IGBT 是器件发展的巨大进步。IRGP30B120KD-E 的 C_{RES} 值很低，在单正向栅驱动条件下，其开关性能非常理想。器件不需要负偏置栅驱动便能可靠关断，即使在集电极的 dV/dt 为 $3V/ns$ 。与单片式栅驱动器的兼容性更为桥式变换器和交流电机驱动提供更优越和成本更低的解决方案。所以我们期望这些先进的 IGBT 能为新的 IC 设计提供更大的优势。