



QA1080 是一個自帶數字控制器、能夠識別鄰近的或直接觸摸的八個電極、採用電荷遷移技術的感測器 IC，通過絕緣體如玻璃或橡膠等，該晶片允許各電極保持其相對獨立的感應場強。

1.1 特點：

- 八個完全獨立的電荷遷移感應場；
- 專為可攜式低功耗應用場合設計；
- 100%貼近生活——無須任何調整；
- 直接輸出——八個編碼或“每個鍵對應一個輸出”；
- 輸出完全去抖動；
- 2.8~5.0V 單電源供電；
- 在 360 毫秒低功耗模式下電源 3V 時只有 45 微安的電流；
- 具有抑制鄰鍵幹擾的功能；
- 擴頻時鐘能抑制高級別的雜訊；
- Sync 引腳能很好地抑制低頻雜訊；
- 10 毫秒“快速模式”應用於觸摸滑動按鈕器件；
- 封裝形式：32-QFN

1.2 應用範圍

- * MP3，MP4 多媒體播放器
- * 數碼相框
- * 車載免提設備
- * PC 週邊設備
- * 點接觸器件
- * 移動電話
- * 遙控器
- * 微小控制

1.3 脈衝模式

晶片可以工作在“脈衝模式”，每一個按鍵都可以利用一突發電荷遷移感應脈衝得到，這些脈衝單位依據基準電容 C_s 和負載電容 C_c 的值而變化。在 LP 模式下，晶片在脈衝之間進入睡眠狀態，該狀態下晶片的電流極低，以節省功耗。利用兩個連續的突發脈衝可以獲取按鍵的信號：

脈衝 A：按鍵 0、1、4、5

脈衝 B：按鍵 2、3、6、7

脈衝通常要在 A 到 B 間進行。

1.4 校準

自校準：當電源電壓上升時，所有的八個按鍵都在 360ms（典型值）以內進行自校準，以提供在任何條件下的可靠的操作。



自動重校準：晶片可以暫停工作，並且當有一個持續的觸摸信號被檢測到時所有的按鍵能夠重新校準，因此按鍵可以免受外界物體或其他突發時間的影響。重新校準之後，按鍵又回到了正常工作模式。其延遲可以在 10 秒、60 秒、或有限時間（禁止的）中選擇。

當晶片的信號足夠低的反射到電容上時，晶片也會自動重新校準。在這種情況下，晶片大約在 2 秒內重新校準，以便很快的恢復正常工作。

1.5 補償

漂移補償：該操作是爲了慢慢的但隨時間變化自動的糾正每一個按鍵的基準水準，以抑制由於溫度、濕度、污染和其他環境的影響而造成的錯誤的檢測。

漂移補償是不對稱的，當電容沿增長的方向變化時，晶片的漂移要比沿減少方向變化來的慢。在增長方向上，補償比率爲每兩秒一個信號單位；在減少方向上，則爲每 500 毫秒一個單位。

檢測綜合器確認可以減少QA1080 輸出雜訊的影響，該“檢測綜合器”系統在確認某一觸摸並將其傳送到輸出時，它需要在許多衡量脈衝中檢測到順序的信號。在那方式下，觸摸的結束（信號的丟失）必須在一定的衡量脈衝後被確認。這一進程扮演著一種抵制雜訊的“抖動”。

在正常操作中，在六個衡量脈衝以內必須確認觸摸的開始和結束。在特別“快速”的模式下，確認某一觸摸的開始只需要兩個衡量脈衝，但確認其結束仍然需要六個衡量脈衝。只有當鄰鍵抑制功能禁止時，快速檢測模式才能有效。

1.6 模式選擇

擴展頻譜操作：脈衝操作在一定範圍的頻率上，因此外場對按鍵操作的影響非常的小，並且發射也非常微弱。與 DI 系統一起，擴展頻譜操作夢幻般的減少由雜訊引起的誤檢測。

Sync 模式：QA1080 包含一個 Sync 模式來允許晶片受外部信號源的控制，如主信號（50/60Hz），以限制幹擾的影響。這需要利用 SYNC/LP 引腳來發揮作用。Sync 模式通過觸發兩個連續獲得脈衝來工作，從 Sync 信號中的順序 A-B。因此，Sync 脈衝將引起所有八個按鍵均可獲得。

低功耗（LP）模式：該晶片包含一個低功耗模式，是爲了使微放大器水準的電流漏有一個較慢的回應時間，這可以應用在電池操作的器件裏。當觸摸檢測時，器件將自動的轉到它的正常模式下，並且使其 DETECT 引腳啓動來喚醒主控制器。器件仍然工作在正常的全獲得速度模式下直到另一個脈衝在 Sync 引腳被發現，此刻晶片將回到 LP 模式。

1.7 鄰近按鍵抑制

QA1080 的鄰近按鍵抑制功能爲其特色，該功能有兩種選擇。鄰近按鍵抑制功能同樣可以被禁止，允許鍵與鍵之間的任何組合，並在輸出端同時有效。當操作時，這些模式爲：

全局：鄰近按鍵抑制功能操作於全部八個鍵。這以爲著在任何時候只能有一個鍵是活動。

組合：鄰近按鍵抑制可以在兩組四個鍵之間起作用：0-1-4-5 和 2-3-6-7。這意味著可以有兩個按鍵同時有效。

在組合模式下，在一個組裏的按鍵與另一個組裏的按鍵之間沒有鄰近按鍵抑制功能相互作用。必須指出：在快速模式下，鄰近按鍵抑制功能只能是關閉的。

1.8 按鍵輸出

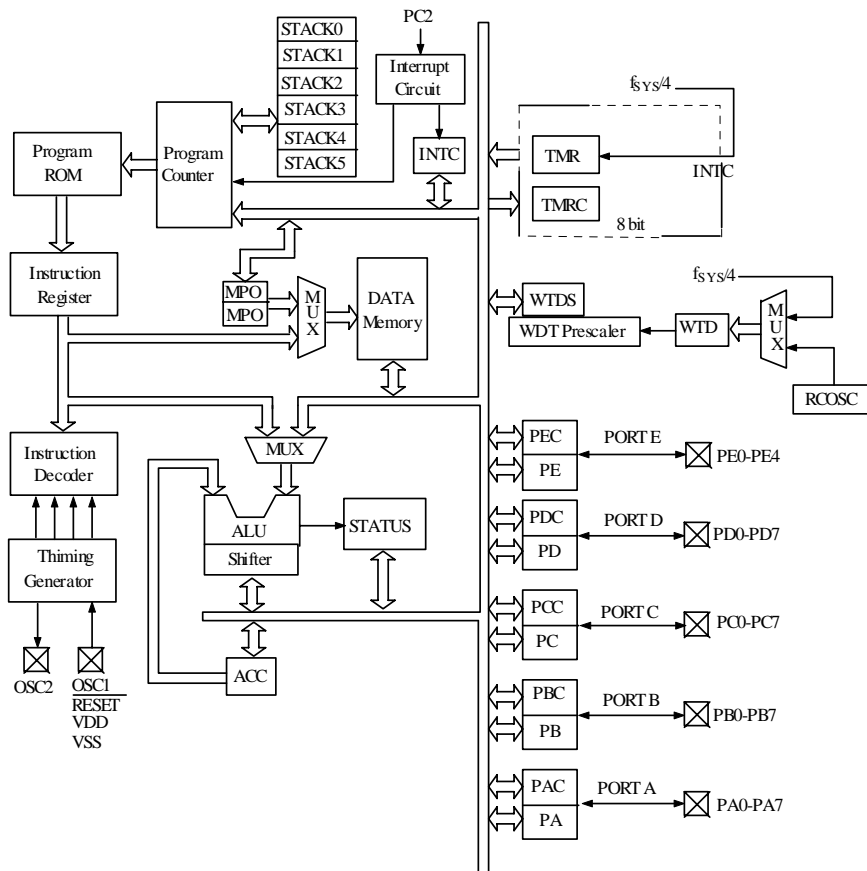
輸出：有兩種輸出模式：一對一和二進位編碼。一對一輸出：這個模式爲一個按鍵對應一個輸出端，該模式有兩個輸出驅動選擇，推挽式和開漏。輸出也可以設定爲高電平有效或低電平有效。這些選擇是通過設置外部結構電阻。二進位編碼輸出：在這個模式下，三條輸出線被編碼於八個按鍵，如果多

於一個鍵的信號被檢測到，那僅僅第一個被檢測到的鍵信號被傳送到輸出端。

簡單模式：爲了減少對選擇電阻的需求，簡單操作模式，僅僅在鄰近按鍵抑制功能特點被使能時。在這種模式下 LP 模式同樣可以。簡單模式適合於大多數的應用場合。

2、功能框圖與引腳說明

2. 1、功能框圖



2. 2、功能描述

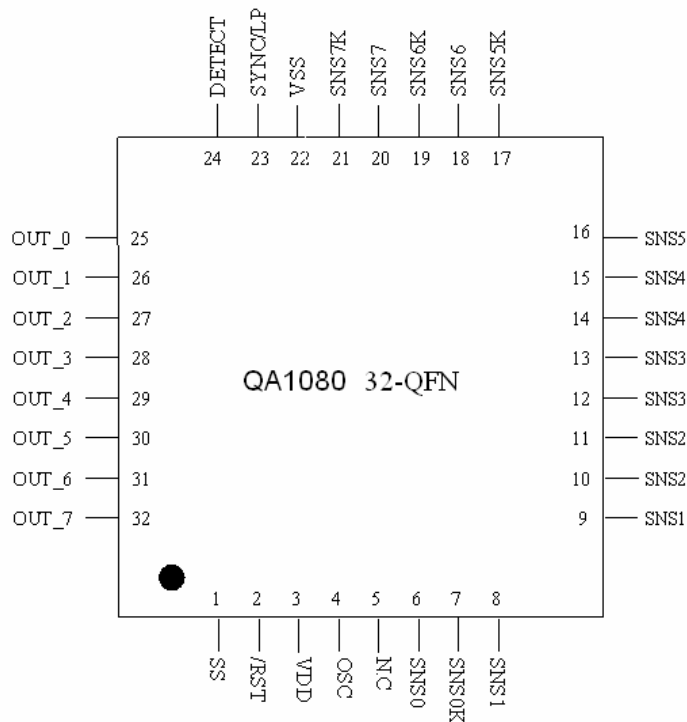
系統加電初始化後，各個模組的值都爲初始值。此時，PC 的值爲“000H”，資料指標指向 ROM 的位址爲 000H。CPU 通過 16 位元的資料匯流排 INS <15:0> 讀入 ROM 中 000H 位址的值，該值進入指令寄存器和指令解碼器，在指令解碼器中進行解碼產生操作信號，再經過微操作解碼電路產生微操作控制信號。微操作信號和時序模組產生的時序信號相作用，控制 CPU 的其他模組工作並產生所需結果，所得的結果可以由微控制信號存放在資料記憶體內，也可以送入累加器中，在指令需要時再進行運算。在指令的執行過程中 PC 一般情況下會自動加“1”，下一條要執行的指令就是程式計數器指定位址的內容。有時指令執行的是轉移指令（如 JMP、SZ、SZA、CALL 等）、載入 PCL（PC 低位元組）、產生了中斷或者重新復位（RESET）。這些操作都會引起 PC 內容的變化，此時所需執行的下一條指令不再是 PC 自動加“1”時的位址內容，而是由控制信號產生的新的 PC 值。PC 中原有的內容將放在堆疊中，在執行返回指令時，堆疊中的資料再進入 PC 中。



QA1080 系統時鐘由晶體/陶瓷振盪器，或是由 RC 振盪器提供，細分為 T1~T4 四個內部產生的非重疊時鐘。程式計數器在 T1 時自動加一併抓取一條新的指令。剩下的 T2~T4 時鐘完成解碼和執行。因此一個 T1~T4 時鐘組成一個指令週期。

QA1080 指令讀取與執行是以流水線方式來進行的。這種方式允許在一個指令週期(4 個時鐘週期)進行讀取指令操作，而在下一個指令週期裏進行解碼與執行該指令。這種流水線方式能在一個指令週期裏有效地執行一個指令。但是如果指令是要改變程式計數器就需要兩個指令週期來完成這一條指令。

2. 3、引腳排列圖



2. 4、引腳說明與結構原理圖

32-QFN	名稱	類型	功能	說明	如果不用
1	SS	OD	擴展頻譜引腳	擴展頻譜驅動	100K 電阻 連接到地
—	n/c	—	—	使開路	—
2	/RST	I	復位	地電平復位	VDD
3	Vdd	Pwr	電源	+ 2.8V ~ + 5.0V	—
4	OSC	I	震盪器	用電阻連到 VDD, 選擇的 擴展頻譜 RC 網路	—
5	n/c	—	感應引腳及模 式條件選擇	使開路	—
6	SNS0	I/O	感應引腳及模 式條件選擇	連到 Cs0 和/或選擇電阻	選擇電阻
7	SNS0K	I/O	感應引腳	連到 Cs0 和/或按鍵	開路
8	SNS1	I/O	感應引腳及模 式條件選擇	連到 Cs1 和/或選擇電阻	開路或是 選擇電阻
9	SNS1K	I/O	感應引腳及模 式條件選擇	連到 Cs1 和/或按鍵	開路
10	SNS2	I/O	感應引腳及模 式條件選擇	連到 Cs2 和/或選擇電阻	開路或是 選擇電阻
11	SNS2K	I/O	感應引腳及模 式條件選擇	連到 Cs2 和/或按鍵	開路
12	SNS3	I/O	感應引腳及模 式條件選擇	連到 Cs3 和/或選擇電阻	開路或是 選擇電阻
13	SNS3K	I/O	感應引腳及模 式條件選擇	連到 Cs3 和/或按鍵	開路
14	SNS4	I/O	感應引腳及模 式條件選擇	連到 Cs4 和/或選擇電阻	開路或是 選擇電阻
15	SNS4K	I/O	感應引腳及模 式條件選擇	連到 Cs4 和/或按鍵	開路
16	SNS5	I/O	感應引腳及模 式條件選擇	連到 Cs5 和/或選擇電阻	開路或是 選擇電阻
17	SNS5K	I/O	感應引腳及模 式條件選擇	連到 Cs5 和/或按鍵	開路
18	SNS6	I/O	感應引腳及模 式條件選擇	連到 Cs6 和/或選擇電阻	開路或是 選擇電阻
19	SNS6K	I/O	感應引腳	連到 Cs6 和/或按鍵	開路
20	SNS7	I/O	感應引腳及模 式條件選擇	連到 Cs7 和/或選擇電阻	開路或是 選擇電阻



21	SNS7K	I/O	感應引腳	連到 Cs7 和/或按鍵	開路
—	n/c	—	—	使開路	—
22	V _{SS}	Pwr	電源地	0V	—
—	n/c	—	—	使開路	—
23	SYNC/L P	I	Sync/LP 輸入 引腳	Sync 上升沿或 LP 脈衝	VDD 或 VSS
24	DETECT	0/OD	檢測狀態引腳	檢測任何鍵時啓動	開路
—	n/c	—	—	使開路	—
25	OUT_0	0/OD	輸出引腳 0	二進位輸出 0	開路
26	OUT_1	0/OD	輸出引腳 1	二進位輸出 1	開路
27	OUT_2	0/OD	輸出引腳 2	二進位輸出 2	開路
28	OUT_3	0/OD	輸出引腳 3	在二進位元元元元元輸出模式下, 這些引腳在晶片內強制連到 VSS	開路
29	OUT_4	0/OD	輸出引腳 4		開路
30	OUT_5	0/OD	輸出引腳 5		開路
31	OUT_6	0/OD	輸出引腳 6		開路
32	OUT_7	0/OD	輸出引腳 7		開路

**引腳類型

I CMOS 輸入埠

I/O CMOS 輸入/輸出

0 CMOS 推挽式輸出

OD CMOS 開漏輸出

0/OD CMOS 推挽式或開漏輸出

Pwr 電源及地

** 說明

*依據選擇電阻該引腳或者是 Sync 或 LP (SL_0, SL_1 功能)

模式電阻僅僅在簡單模式應用中需要

選擇電阻僅僅在全選擇模式應用中需要

3、電特性



3. 1、極限參數

除非另有規定， $T_{amb} = 25^{\circ}\text{C}$

參數名稱	符號	額定值	單位
電源電壓	V_{dd}	0.3~6.0	V
最大連續引腳電流，任何控制或驅動引腳	I_{pin}	± 20	mA
任何引腳到地或到電源的短路時間	T_{short}	有限值	
任何引腳的驅動電壓	V_{dr}	0.3~($V_{dd}+0.3$)	V
工作環境溫度	T_{amb}	40~85	$^{\circ}\text{C}$
貯存溫度	T_{stg}	50~125	$^{\circ}\text{C}$

3. 2、電特性

直流參數： $V_{dd}=5.0\text{V}$, T_a 為推薦值, $C_x=5\text{pF}$, $C_s=4.7\text{nF}$, 典型應用全模式

參數名稱	符號	測試條件	規範值			單位
			最小	典型	最大	
電源電流，正常模式	I_{DDN}	$V_{dd}=5.0$	-	4.5	8	mA
		$V_{dd}=4.0$		2.7		
		$V_{dd}=3.6$		2.2		
		$V_{dd}=3.3$		1.8		
		$V_{dd}=3.0$		1.5		
		$V_{dd}=2.8$		1.3		
電源電流，LP 模式	I_{DDL}	$V_{dd}=3.0$; 360ms 的 LP 模式	-	45	-	μA
	V_{DDS}	-	100	-	-	V/s
輸入低電平	V_{IL}	-	-	-	0.7	V
輸入高電平	V_{IH}	-	3.5	-	-	V
輸出低電平	V_{OL}	7mA 的接受器	-	-	0.5	V
輸出高電平	V_{OH}	2.5mA 的源	$V_{dd}-0.5$	-	-	V
輸入漏電流	I_{IL}	-	-	-	± 1	μA
可獲得解析度	A_R	-	-	8	-	bits

交流參數： $V_{dd}=5.0\text{V}$, T_a 為推薦值, $C_x=5\text{pF}$, $C_s=4.7\text{nF}$, 典型應用全模式

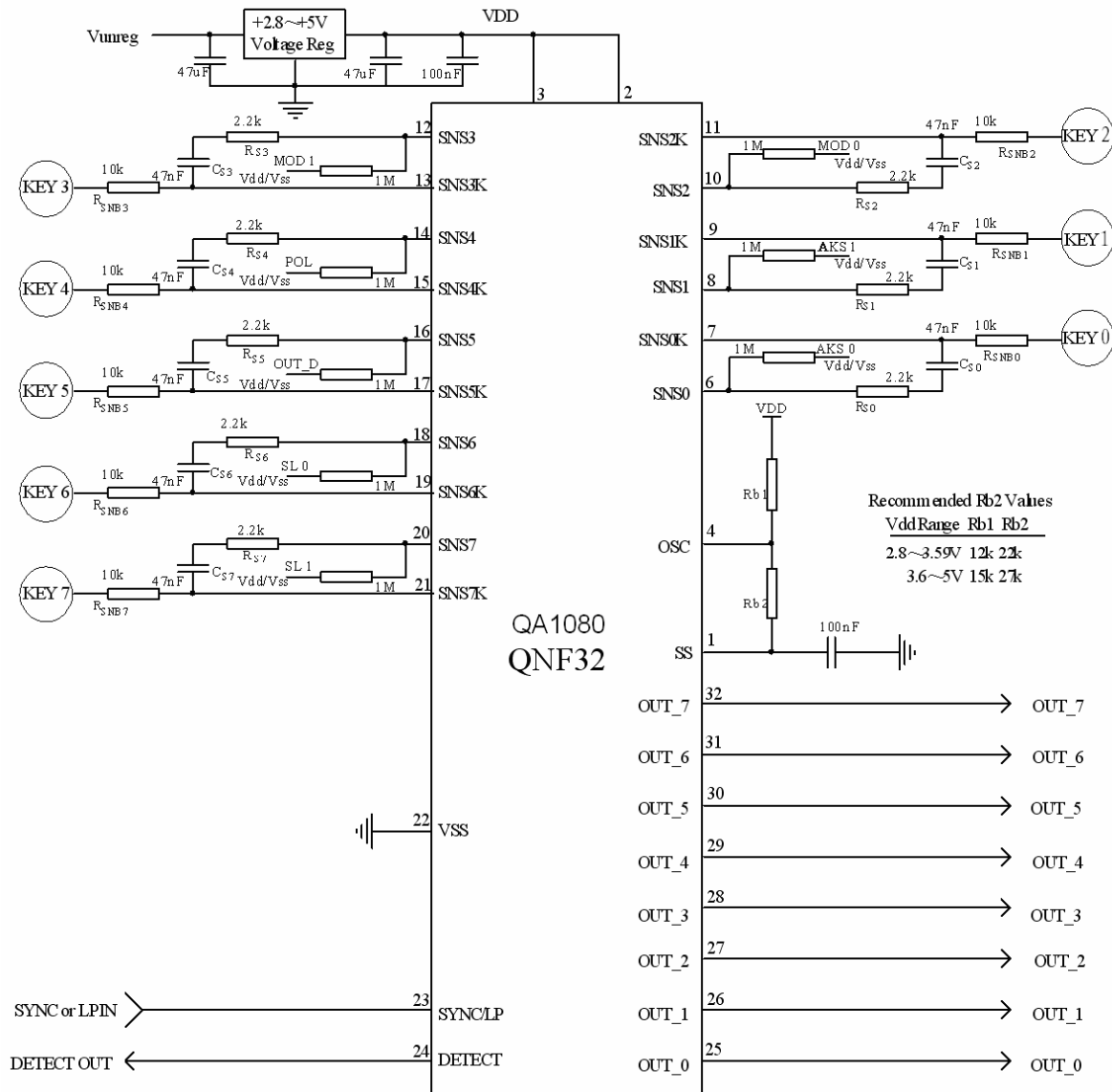
參數	描述	典型值	單位	說明
T_{rc}	自校準時間	150	ms	-
F_c	脈衝中心頻率	132	kHz	-
F_m	脈衝調製，百分比	15	%	總偏離
T_{pc}	採樣脈衝持續時間	2	μs	-
T_{su}	冷啟動的啟動時間	350	ms	-
T_{bd}	脈衝持續時間	3.4	ms	兩個脈衝一起



T_{df}	回應時間-快速模式	10	ms	-
T_{dn}	回應時間-正常模式	25	ms	-
T_{d1}	回應時間-LP 模式	200	ms	200ms, LP 建立
T_{dr}	釋放時間-所有模式	25	ms	每一個接觸

4、典型應用線路

4. 1、全工模式

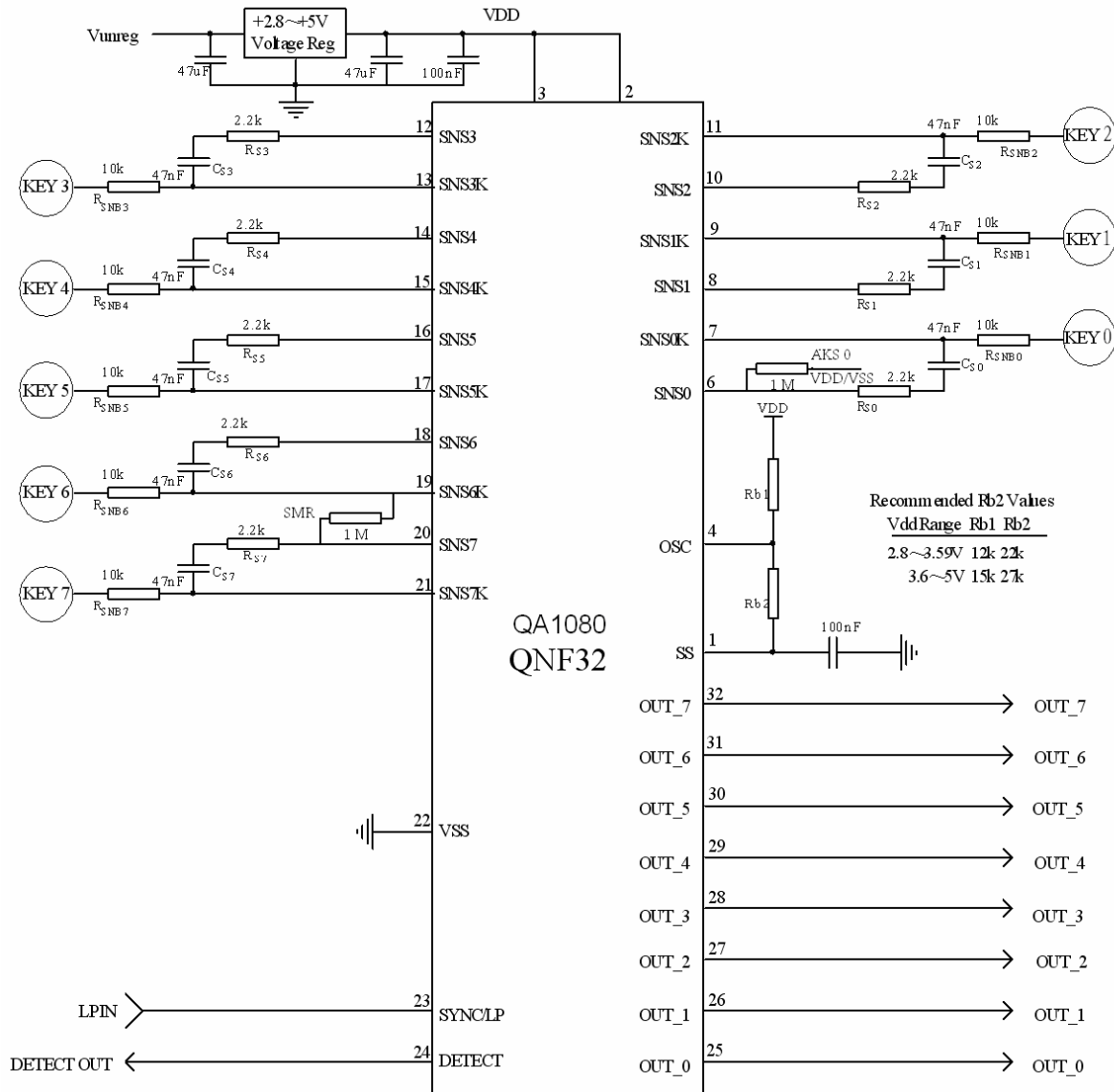




AKS/Fast-Detect Options	AKS_1	AKS_0	AKS MODE	FAST-DETECT
	Vss	Vss	Off	Off
	Vss	Vdd	Off	Enabled
	Vdd	Vss	On. in 2 groups	Off
	Vdd	Vdd	On, global	Off
MAX On-Duration	MOD_1	MOD_0	MAX ON-DURATION MODE	
	Vss	Vss	10 seconds(nom) to recalibrate	
	Vss	Vdd	60 seconds(nom) to recalibrate	
	Vdd	Vss	Infinite(disabled)	
	Vdd	Vdd	(reserved)	
Polarity and Output	OUT_D	POL	OUT_n, DETECT PIN MODE	
	Vss	Vss	Binary coded, active high, push-pull	
	Vss	Vdd	Direct, active low, open-drain	
	Vdd	Vss	Direct, active high, push-pull	
	Vdd	Vdd	Direct, active low, push-pull	
SYNC/LP Function	SL_1	SL_0	SYNC/LP PIN MODE	
	Vss	Vss	Sync	
	Vss	Vdd	LP mode:110ms nom response time	
	Vdd	Vss	LP mode:200ms nom response time	
	Vdd	Vdd	LP mode:360ms nom response time	



4.2 簡單模式



鄰鍵抑制功能_0	鄰鍵抑制功能模式	快速檢測
Vss	關	有效
Vdd	開，全局模式	關

輸出驅動，電極	直接輸出，推挽式，高電平有效
SYNC/LP引腳	正常200msLP功能，sync不可用
最大觸摸持續時間延遲	正常60秒
檢測引腳	在任何檢測時高電平有效



5、工作原理

5.1 啓動時間

當一個重定信號或電源電壓上升時，晶片需要 350 毫秒的時間來初始化、校準和正常的啓動操作。重定後，一旦所有鍵被校準，按鍵將可靠的工作。

5.2 電阻選擇

選擇電阻僅僅在電源上升時被識別。有兩種主要選擇模式結構：全和簡單。

在全選擇模式下，八個 $1\text{M}\Omega$ 電阻是必要的。所有八個電阻是強制需要的。

爲了獲得簡單模式，需要在 SNS6K 和 SNS7 之間接一個 $1\text{M}\Omega$ 的電阻。在簡單模式下，爲了得到鄰鍵抑制功能特性，只需要一個額外的 $1\text{M}\Omega$ 選擇電阻。

必須指出：選擇電阻的連接和使用將影響 C_s 的值；這些影響將特別要關注，當 C_s 的值小於 22nF 時。當選擇電阻連好後， C_s 的值應該適合於最優的靈敏度。

5.3 輸出引腳-直接模式

直接輸出模式是通過選擇電阻而確定的。

在這個模式下，每一個按鍵都對應著一個輸出，如果晶片在相應的電極上檢測到觸摸存在，則該按鍵將進入活動狀態。其餘未用的輸出引腳仍然保持開路。

5.4 輸出引腳-二進位元編碼模式

二進位元編碼模式需要通過選擇電阻來確定。

在這個模式下，一按鍵觸摸檢測是用二進位碼值從 000 到 111 來存儲，並顯示於輸出引腳 2、輸出引腳 1 和輸出引腳 0 上。在實際中，需要四根信號線來讀碼值，否則觸摸按鍵 0 就無法確認：輸出碼值 000 可以表示觸摸按鍵 0，也可以表示什麼按鍵也沒有被觸摸。被需要的第四根信號線（如果八個按鍵都用上的話）就是 DETECT 信號，該信號當任何按鍵被觸摸時表現出高電平有效。

第一個被觸摸的按鍵往往優於其他後面被觸摸的按鍵，並顯示於輸出端。緊接著被觸摸的按鍵一直被隱藏著，直到當前顯示於輸出的按鍵被觸摸停止，此刻，輸出碼值將被更改，並表示後面被觸摸的按鍵。

這個模式有利於減少晶片與主控制器之間的連接線數目，這當然是需要晶片在某個時刻只顯示一個按鍵被觸摸到。需要指出，在全局鄰鍵抑制功能模式下，在任何情況下，僅僅有一個按鍵是活動的。

5.5 DETECT

對於所有八個按鍵來說，DETECT 代表邏輯“或”功能。DETECT 常常被用於喚醒有人觸摸的電池操作產品。

DETECT 也被用來通知主控晶片輸出引腳上已經有表示某個按鍵的二進位碼值了。在 DETECT 信號有效期間，輸出二進位碼值與 DETECT 信號應該至少被讀兩次，來確定被讀出的碼值不是狀態轉換間的過度態，以防止錯誤的讀值。

5.6 SYNC/LP

SYNC/LP 引腳功能是按照 SL-0 和 SL-1 電阻的連接關係而定的，被連到 V_{dd} 或 V_{ss} 。



SYNC 模式：SYNC 允許設計者同步來自外部信號源的脈衝信號來抑制幹擾，如主頻為兩個按鍵緊靠在一起時，他們不會相互幹擾。

QA1080 的 SYNC 引腳是正脈衝觸發的。如果 SYNC 輸入不變化，晶片將在大約 150ms 後自由的工作在其自身速率。

SYNC 上的一個觸發脈衝，將會引起獲得的兩個順序為 A-B 的脈衝觸發：

脈衝 A：按鍵 0、1、4、5

脈衝 B：按鍵 2、3、6、7

低功耗 LP 模式：這允許晶片進入相對較慢、功耗極低的模式，理論上以下面三個回應時間之一：110 毫秒、200 毫秒、360 毫秒。

可以通過 SYNC/LP 引腳上大於 150 微妙正脈衝使晶片進入 LP 模式。一旦 LP 脈衝被檢測到，器件將進入並維持在微放大模式下直到它感應並確認有觸摸時為止。這是晶片自己又回到正常模式（全速度），在典型情況下（依賴脈衝長度）有 30 毫秒的回應時間。如果 SYNC/LP 引腳一直維持在高電平或有另外一個出發脈衝到來，晶片又再次返回 LP 模式。

回應時間是由選擇電阻 SL-1 和 SL-0 決定的；較慢的回應時間意味著漏端較低的功耗。SYNC/LP 脈衝的持續時間應大於 150 微妙。

如果 SYNC/LP 引腳永久的保持高，晶片將會進入正常模式當有觸摸時，並當觸摸結束後返回到低功耗模式。

如果 SYNC/LP 引腳常常為低，晶片將一直停留在正常模式（典型情況下有 25 毫秒的回應時間）。

5.7 鄰鍵抑制功能

QA1080 的鄰鍵抑制功能為其特色，該功能有兩種選擇。鄰鍵抑制功能同樣可以被禁止，允許鍵與鍵之間的任何組合，並在輸出端同時有效。當操作時，這些模式為：

全局：鄰鍵抑制功能操作於全部八個鍵。這以為著在任何時候只能有一個鍵是活動。

組合：鄰鍵抑制功能可以在兩組四個鍵之間起作用：0-1-4-5 和 2-3-6-7。這意味著可以有兩個按鍵同時有效。

在組合模式下，在一個組裏的按鍵與另一個組裏的按鍵之間沒有鄰鍵抑制功能相互作用。

必須指出：在快速模式下，鄰鍵抑制功能只能是關閉的。

5.8 MOD-0，MOD-1

在全局選擇模式下，MOD-0 和 MOD-1 電阻被用來設置“最大持續時間”的重新校準的超時設定。如果某一個按鍵變成被觸摸有一段持續時間後，這一功能特點將僅僅對那一個按鍵做自動重新校準。設置 10 秒、60 秒或有限時間都是可以的。

這最大持續時間特點操作於基本的鍵對鍵；當一個鍵被選中，它的重新校準對其他按鍵沒有影響。

在 MOD 選擇引腳上的組合邏輯設置了超時設定的延時。

簡單模式 MOD 設置：在簡單模式下，該最大持續時間被固定在 60 秒。

5.9 快速檢測模式

在許多應用中，高速感應觸摸是需要的。這些例子包括滾輪“滑動”帶或“關”按鈕。很容易把晶片設置在“快速”模式，這通常需要小於 10 毫秒的反映。通過設置檢測綜合器兩個單位是可以實現的，也就是說，檢測觸摸需要兩個連續的檢測信號。

在 LP 模式下，“快速”檢測信號不會提高最初的延遲（該延遲可達到 360 毫秒，在正常模式下根據選擇設置）。然而，一旦某個鍵被檢測到，晶片將被迫返回到正常速度模式。晶片將停留在快速模式直到另一個 LP 脈衝被接受到。



當應用於“滑動”應用中時，關閉鄰鍵抑制功能後移動按鍵通常是需要的。

在正常模式和快速模式下，釋放一個按鍵所需的時間是一樣的。它需要六個順序的無觸摸確認後才關斷一個按鍵。

5.10 簡單模式

簡單操作模式不需要大量的選擇電阻，這個模式通過將標有 SMR 的電阻連接在 SNS6K 和 SNS7 引腳之間。

該模式僅有一種可行的選擇鄰鍵抑制功能使能或禁止。當鄰鍵抑制功能是禁止的，快速檢測模式是使能的；當鄰鍵抑制功能是使能的，則快速檢測模式是關閉的。在該模式中鄰鍵抑制功能僅僅是全局的（也就是說晶片操作於所有八個按鍵）。

其他的選擇特徵如下：

OUT-n, DETECT 引腳：推挽式、高電平有效、直接輸出

SYNC/LP 功能：LP 模式，大約 200 毫秒的回應時間

最大持續時間：60 秒

5.11 懸空按鍵

沒用的鍵應該通過改變回應電容 C_s , R_s 和 R_{sns} 元件，並如表 1.1 中“無用的”一覽連接 SNS 引腳。沒用的鍵是可以忽略的，並且不影響鄰鍵抑制功能。

6、設計要點

6.1 振盪器頻率

QA1080 的內置振盪器運行於由外部電阻網路的連接而得到的擴展頻譜操作。如果擴展頻譜操作不需要，那麼 OSC 引腳應該通過一個精度為 1% 的 18K 電阻上拉到 Vdd。

在不同的電壓條件下，電阻網路（或 18K 電阻）需要進行較小的調整以獲得特定的脈衝中心頻率。電阻網路應該有一個微小的改變，以便任何按鍵上正脈衝，在“電極 18K 電阻”模式下大約都為 2 微秒的寬度，或在命令式擴展頻譜電路（見下一節）中脈衝的開始要有 2.15 微秒。

在實踐中，脈衝寬度幾乎對電路功能沒有影響，如果該脈衝寬度從 1.5 微秒到 2.5 微秒之間變化。唯一的影響將在非 LP 模式下出現，即最大持續時間和回應時間與其成比例地變化。

6.2 擴展頻譜電路

QA1080 能夠幽靈般的擴展其工作頻率，這樣可以大大降低外部噪音源的易感性和射頻干擾。其 SS 引腳用來調製外部被動 RC 網路，該網路是調製 OSC 引腳的。OSC 為振盪器電流的主要輸入引腳。

電阻 R_{b1} 和 R_{b2} 應該依照 Vdd 的變化而變化，兩個值的設置是依賴 Vdd 而確定的。

如果不想該功能，這個電路是可以簡化的。通過用一個 18K 的電阻把 OSC 引腳上拉到 Vdd，並且用一個 100K 的電阻把 SS 引腳下拉到 Vss。這個模式比擴展頻譜模式少消耗很多電流。

擴展頻譜 RC 網路可能需要作較小的修改，如果脈衝的長度特別的長。Vdd 的變化可能會改變中心頻率並有微小的擴展。在引腳 SS 上觀測的 sawtooth 波形應該達到如下高度：

$$V_{dd} \geq 3.6V : 17\% \text{ 的 } V_{dd}$$

在目標電路的正常操作中，連接到 SS 引腳的 100nF 電容應該有所調整，以便波形接近上述幅度，誤差在 10% 以內。如果這些全做好了，該電路對頻譜有 12-15% 的調製。



6.3 C_s 採樣電容—靈敏度

採樣電容 C_s 從按鍵電極上獲取電荷，並決定晶片的靈敏度。大的 C_s 使相關的感應通道較敏感。對於每一個通道，其 C_s 的值各不相同，可以決定按鍵與按鍵之間的靈敏度不同，用來平衡他們之間的不等的靈敏度。不等的靈敏度來自於按鍵之間不同的形狀和位置以及連線電容的不同。感應路徑上的較大的連線電容會使相應按鍵的靈敏度下降，增加那個按鍵的 C_s 值可以補償這部分靈敏度的損失。

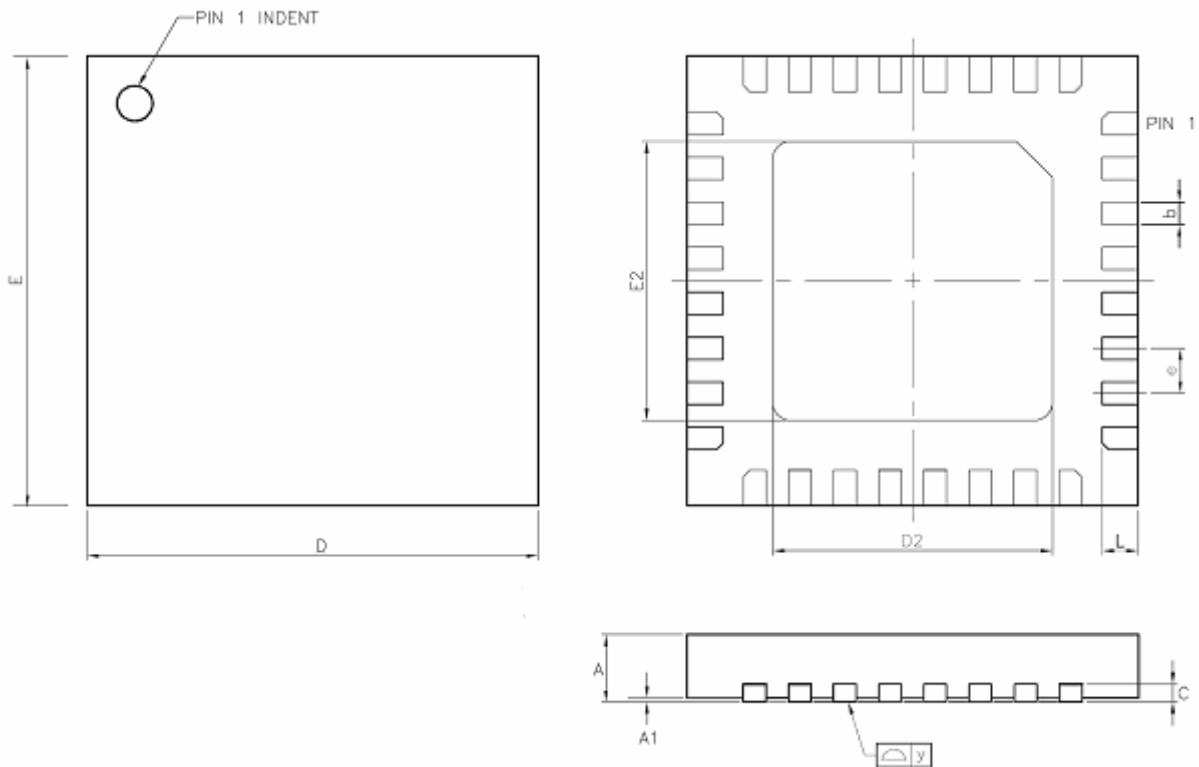
C_s 的正常範圍是 2.2nF 到 50nF，根據靈敏度的需求。較大的 C_s 需要好的品質來確保可靠的感應。所需要的電容 C_s 的值顯著的受選擇電阻的出現及其連接的影響。

6.4 電源

電源電壓為 2.8—5.0 伏特，如果電源電壓隨著溫度而緩慢的變化，晶片將隨著靈敏度的變化自動的跟蹤並補償電源的這些變化。如果電源電壓漂移或變化很快，漂移補償系統就不能保持補償，導致靈敏度反常或錯誤的檢測。對於適當的操作，一個 0.1 μ F 或更大的旁路電容是必要的，連接在 V_{dd} 和 V_{ss} 之間。

7、封裝尺寸與外形圖

外形圖 QFN32 及封裝尺寸





Dimensions In Millimeters			
Symbol	Minimum	Nominal	Maximum
A	0.70	-	0.90
A1	0.00	0.02	0.05
B	0.18	0.25	0.32
C	-	0.20 REF	-
D	4.90	5.00	5.10
D2	3.05	-	3.65
E	4.90	5.00	5.10
E2	3.05	-	3.65
e	-	0.50	-
L	0.30	0.40	0.50
y	0.00	-	0.075

備註：

有關觸摸材料注意

	擊穿電壓		
	Epsilon	V/mil	V/mm
空氣	1	30	1,181
一般玻璃	7.8	200	7,874
耐熱玻璃	4.8	335	13,189
聚碳酸酯	2.9	400	15,748
聚乙烯	2.3	450	17,717
聚苯乙烯	2.6	500	19,685
FR-4	5.2	700	27,559
塑膠玻璃	2.8	450	17,717
硬聚氯乙烯	2.9	725	28,543
聚酯薄膜	3	7,500	295,276
尼龍	3.2	407	16,024
聚四氟乙烯	2.1	1,000	39,370



ChiWell Limited
志滙企業有限公司

深圳代辦處：

深圳市賽格 群星廣場 A 座 1628 室

Http://www.chiwell.cn

Tel : 0755-8998 2112

Fax : 0755-8998 3632

葉曉丹 Jallen Yea

Sales Manager

+86 13510814596

Email:jallen.yea@chiwell.cn

Jallen.yea@gmail.com